

ՀԱՅԱՍՏԱՆԻ ՀԱՆՐԱՊԵՏՈՒԹՅԱՆ ԿՐԹՈՒԹՅԱՆ, ԳԻՏՈՒԹՅԱՆ,
ՄՇԱԿՈՒՅԹԻ ԵՎ ՍՊՈՐՏԻ ՆԱԽԱՐԱՐՈՒԹՅՈՒՆ

ՀԱՅԱՍՏԱՆԻ ԱԶԳԱՅԻՆ ՊՈԼԻՏԵԽՆԻԿԱԿԱՆ ՀԱՄԱԼՍԱՐԱՆ

Ղուկասյան Սևակ Արշակի

ԻՆՏԵԳՐԱԼ ՄԽԵՄԱՆԵՐԻ ՆԱԽԱԳԾՄԱՆ ՄԻՋՈՑՆԵՐԻ ՄՇԱԿՈՒՄԸ
ԾԵՐԱՑՄԱՆ ԵՐԵՎՈՒՅԹՆԵՐԻ ՀԱՇՎԱՌՄԱՄԲ

Ե.27.01 «Էլեկտրոնիկա, միկրո և նանոէլեկտրոնիկա» մասնագիտությամբ
տեխնիկական գիտությունների թեկնածուի գիտական աստիճանի
հայցման ատենախոսության

ՍԵՂՄԱԳԻՐ

Երևան 2023

МИНИСТЕРСТВО ОБРАЗОВАНИЯ, НАУКИ, КУЛЬТУРЫ И СПОРТА
РЕСПУБЛИКИ АРМЕНИЯ

НАЦИОНАЛЬНЫЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ АРМЕНИИ

Գուկասյան Սևակ Արշակովի

РАЗРАБОТКА СРЕДСТВ ПРОЕКТИРОВАНИЯ ИНТЕГРАЛЬНЫХ
СХЕМ С УЧЕТОМ ЯВЛЕНИЙ СТАРЕНИЯ

АВТОРЕФЕРАТ

диссертации на соискание ученой степени кандидата
технических наук по специальности 05.27.01-
“Электроника, микро- и нанoeлектроника”

Երևան 2023

Ատենախոսության թեման հաստատվել է Հայաստանի ազգային պոլիտեխնիկական համալսարանում (ՀԱՊՀ):

Գիտական ղեկավար՝ տ.գ.դ. Վազգեն Շավարշի Մելիքյան
Պաշտոնական ընդդիմախոսներ՝ ֆ-մ.գ.դ. Ֆերդինանտ Վազգենի Գասպարյան
տ.գ.թ. Արման Ստեփանի Տրդատյան
Առաջատար կազմակերպություն՝ ՀՀ ԳԱԱ Ռադիոֆիզիկայի և
Էլեկտրոնիկայի ինստիտուտ

Ատենախոսության պաշտպանությունը կայանալու է 2023թ. հուլիսի 14-ին, ժամը 14⁰⁰-ին, ՀԱՊՀ-ում գործող «Ռադիոտեխնիկայի և էլեկտրոնիկայի» 046 Մասնագիտական խորհրդի նիստում (հասցեն՝ 0009, Երևան, Տերյան փ., 105, 17 մասնաշենք):

Ատենախոսությանը կարելի է ծանոթանալ ՀԱՊՀ-ի գրադարանում:

Սեղմագիրն առաքված է 2023թ. հունիսի 3-ին

046 Մասնագիտական խորհրդի
գիտական քարտուղար, տ.գ.թ.

Բենիամին Ֆելիքսի Բադալյան

Тема диссертации утверждена в Национальном политехническом университете Армении (НПУА)

Научный руководитель: д.т.н. Вазген Шаваршович Меликян
Официальные оппоненты: д.ф-м.н. Фердинант Вазгенович Гаспарян
к.т.н. Арман Степанович Трдатян
Ведущая организация: Институт радиофизики и электроники
НАН РА

Защита диссертации состоится 14-го июля 2023 г. в 14⁰⁰ ч. на заседании Специализированного совета 046 — "Радиотехники и электроники", действующего при Национальном политехническом университете Армении (НПУА), по адресу: 0009, г. Ереван, ул. Теряна, 105, корпус 17.

С диссертацией можно ознакомиться в библиотеке НПУА.

Автореферат разослан 3-го июня 2023 г.

Ученый секретарь
Специализированного совета 046, к.т.н.

Бениамин Феликсович Бадалян

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы. Интегральные схемы (ИС) широко используются в системах различного назначения, таких как автономные транспортные средства, портативное переносное оборудование, в медицине, военной и других сферах. Учитывая текущие тенденции развития ИС, а именно - высокую скорость, малую площадь, занимаемую на полупроводниковом кристалле и низкое энергопотребление, полупроводниковые технологии постоянно масштабируются, что приводит к уменьшению размеров транзисторов до 3 нм и напряжений питания до 600 мВ. В результате проявляются новые явления, вызывающие значительные параметрические изменения в схемах, а также усиливаются некоторые ранее пренебрегаемые эффекты, приводящие к уменьшению надежности схем. Помимо вышеперечисленного, некоторые компании, производящие ИС, по некоторым современным технологиям, не могут производить транзисторы с толстым слоем оксида затвора, что также вызывает проблемы с надежностью.

Одним из важнейших факторов, влияющих на надежность ИС, является старение, в результате которого параметры схем со временем ухудшаются и даже могут привести к полному прекращению функционирования. Поэтому на этапе проектирования следует выявлять предполагаемые проблемы путем необходимых проверок и применять соответствующие меры по их предотвращению.

Для решения этих проблем и задач, ведущими компаниями в области проектирования ИС сделана попытка разработать некоторые методы, благодаря которым можно будет уменьшить последствия явлений старения. Однако не все из них удовлетворяют современным требованиям. Поэтому для их решения требуются новые подходы.

Диссертационная работа посвящена решению актуальных проблем проектирования современных ИС с учетом явлений старения.

Объект исследования. Основные факторы, определяющие старение ИС. Ухудшение параметров схем в зависимости от явлений старения и методы их предотвращения.

Цель работы. Уменьшение и мониторинг последствий явлений старения в ИС и компенсация последствий этих эффектов.

Методы исследования. При проведении исследований были использованы современные подходы к оценке, моделированию и оптимизации последствий явлений старения ИС, а также методы разработки их программного обеспечения.

Научная новизна:

- Предложены подходы к снижению эффектов явлений старения в ИС, обеспечивающие необходимые условия работы за счет увеличения энергопотребления, занимаемой площади и продолжительности моделирования в допустимых пределах.
- Разработан способ компенсации последствий явлений старения в генераторах, управляемых напряжением (ГУН), в результате чего благодаря добавлению схемы, управляемой цифровым унитарным кодом, удалось уменьшить снижение частоты выходного сигнала с 6,5% на 0,31% за счет увеличения площади схемы на 13,6% и энергопотребления на 15,1%.

- Создан метод мониторинга и регистрации явлений старения в ИС, благодаря которому становится возможным регистрировать явления старения путем получения на выходе схемы цифрового кода, используемого в компенсационных схемах. Способ был реализован только на транзисторах типа металл-оксид-полупроводник (МОП) и, не требуя дополнительных выводов и тестирований на ИС, приводит к уменьшению площади поверхности, времени тестирований, стоимости ИС и повышению надежности, занимая всего 10 мкм² площади поверхности и потребляя 300 мкА тока.
- Разработан способ уменьшения эффектов явления старения в схемах трёх типов: двухкаскадной, со встроенным каскодом и от шины до шины (ШШ) операционных усилителей (ОУ), с использованием только тонких оксидных транзисторов. В последнем случае за счет добавления каскодных транзисторов и цифровых ключей, а также изменения амплитуды отключенного сигнала, защищающего транзисторы от стресса, удалось нейтрализовать уменьшение коэффициентов усиления 25,8% двухкаскадного ОУ, 22,3% встроенного каскодного ОУ и 23,3% ШШ ОУ за счет увеличения площадей на 3,2%, 4,8% и 7,1% соответственно.
- Предложен метод повышения точности проектирования цифровых стандартных библиотек ячеек с учетом явлений старения, благодаря которому с учетом возможных фазовых отклонений между входными сигналами ячеек можно получить увеличение точности проектирования до 24,5% за счет увеличения времени моделирования в 2...3 раза.

Практическая ценность работы. Разработанные в диссертации средства проектирования ИС с учетом явлений старения были реализованы в программе "Aging Monitoring Compensating and Minimization Tool" (АМСМТ), которая была внедрена в ЗАО "СИНОПСИС АРМЕНИЯ" и позволила сократить время проектирования и проверки схем в 2...3 раза. Реализация предложенных методов с использованием программного средства "АМСМТ" позволила снизить износ параметров ИС из-за явлений старения в среднем на 6,19...25,8% за счет увеличения площади, занимаемой на полупроводниковом кристалле, на 3,2...13,6%.

На защиту выносятся следующие научные положения:

- способ компенсации эффектов явления старения в ГУН;
- внутрикристаллический метод мониторинга и регистрации явлений старения в ИС;
- способ уменьшения эффектов явления старения в трёх типах ОУ на тонких оксидных транзисторах;
- метод повышения точности проектирования цифровых стандартных библиотек ячеек с учетом явлений старения;
- программный инструмент "АМСМТ" для повышения надежности ИС.

Достоверность научных положений подтверждается представленными в диссертации экспериментальными результатами схематического моделирования и математическими обоснованиями.

Внедрение. Разработанный программный инструмент “АМСМТ” внедрен в ЗАО "СИНОПСИС АРМЕНИЯ" и используется при проектировании ИС с учетом явлений старения с целью повышения их надежности.

Апробация работы. Основные научные и практические результаты диссертации докладывались на:

- 39-й Международной конференции "Electronics and Nanotechnology (ELNANO)" (Киев, Украина, 2019 г.);
- 2-ом Международном симпозиуме "International Conference on Electrical, Computer and Energy Technologies (ICECET)" (Прага, Чехия, 2022 г.);
- научных семинарах кафедры "Микроэлектронные схемы и системы" НПУА (Ереван, Армения, 2020 - 2023 гг.);
- научных семинарах ЗАО "Синописис Армения" (Ереван, Армения, 2020 - 2023 гг.).

Публикации. Основные положения диссертации представлены в шести научных работах, список которых приведен в конце автореферата.

Структура и объем диссертации. Диссертация состоит из введения, трех глав, основных выводов, списка литературы, включающего 127 наименований, и четырех приложений. В первом приложении представлен акт внедрения, во втором - отрывок Spice-описания исследуемых схем, в третьем - отрывок QT-описания разработанного программного средства “АМСМТ”, в четвертом - списки рисунков, таблиц и сокращений. Основной объем диссертации составляет 113 страниц, а вместе с приложениями - 150 страниц, включая 89 рисунков и 14 таблиц. Диссертация написана на армянском языке.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении обоснована актуальность темы диссертации, сформулированы цель и основные задачи исследования, представлены методы исследования, научная новизна, практическое значение и основные научные положения, выносимые на защиту.

В первой главе представлены основные причины снижения надежности современных ИС. Рассмотрено влияние эффектов старения на ИС. Изучена необходимость уменьшения или компенсации их воздействия.

Основными требованиями к ИС на сегодняшний день являются надежность, площадь, функциональность, энергопотребление и скорость. Обеспечение скорости стало особенно серьезной проблемой, учитывая уже существующие проблемы с высокими частотами и надежностью. Одной из важнейших схем обеспечения высоких частот в ИС является ГУН, в котором актуальна зависимость выходной частоты от явлений старения. Разработана одна из наиболее распространенных схем ГУН (рис. 1), обеспечивающая выходную частоту 3,22 ГГц.

Для исследования явления старения проектируемого ГУН было проведено моделирование схемы после 10 лет старения, в результате чего выходная частота снизилась на 6,5% за счет старения (рис. 2).

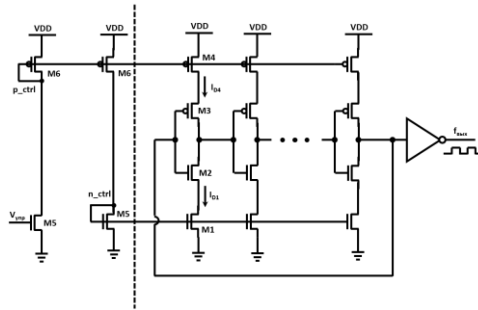


Рис. 1. Схема ГУН

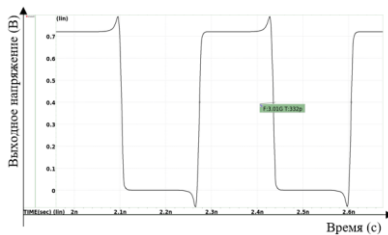


Рис. 2. Выходной сигнал ГУН после 10 лет старения

В некоторых 3 нм и меньше технологиях некоторые компании, производящие ИС сталкиваются с трудностями при производстве транзисторов с толстым оксидным слоем затвора. Эта проблема требует замены всех транзисторов с толстым оксидом на транзисторы с тонким оксидом, для которых стрессовые условия разности напряжений между двумя выводами меньше, чем для транзисторов с толстым оксидом. Поэтому их использование в схемах с питанием от высокого напряжения (VDDH) может вызвать стрессовые состояния, которые приведут к старению. Одними из таких чувствительных и наиболее важных схем являются ОУ, которые питаются от VDDH, чтобы иметь высокий коэффициент усиления и большой рабочий диапазон. Известны различные типы архитектур для реализации ОУ в зависимости от решаемых задач и требований. Явления старения были изучены в трех типах ОУ.

Двухкаскадный ОУ. Была спроектирована (рис. 3) и смоделирована одна из известных схем двухкаскадных ОУ, в результате чего удалось обеспечить коэффициент усиления 54,2 дБ. Транзисторы, отмеченные пунктирными линиями, предназначены для отключения схемы. С целью исследования старения проектируемого двухкаскадного ОУ было проведено моделирование схемы после 10 лет старения при подключенном и отключенном состояниях. В подключенном состоянии основные транзисторы ОУ не претерпели значительного старения. В отключенном состоянии у некоторых основных и отключающих транзисторов наблюдалось серьезное старение (табл. 1), в результате чего коэффициент усиления ОУ снизился примерно на 14 дБ.

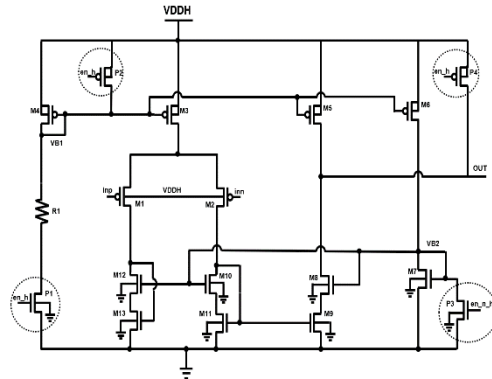


Рис. 3. Схема двухкаскадного ОУ

Таблица 1
 Предельные отклонения параметров I_{CT} и $V_{пор}$ транзисторов после 10 лет старения
 для двухкаскадного ОУ

Транзистор	Подключенное состояние		Отключенное состояние	
	$\Delta V_{пор}$ (мВ)	ΔI_{CT} (%)	$\Delta V_{пор}$ (мВ)	ΔI_{CT} (%)
M6	22	2,1	175	17,4
M8	19	1,8	172	16,9
P1	152	15,5	127	12,8
P2, P4	0,1	0,1	198	21,6
P3	0,1	0,1	198	21,6

ОУ со встроенным каскодом. Была спроектирована (рис. 4) и смоделирована одна из известных схем ОУ со встроенным каскодом, в результате чего удалось обеспечить коэффициент усиления 85,2 дБ.

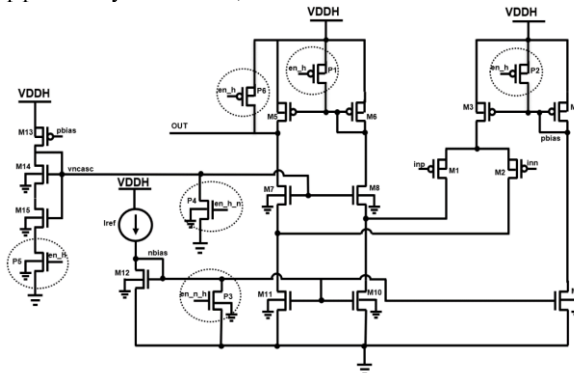


Рис. 4. Схема ОУ со встроенным каскодом

С целью исследования старения проектируемого ОУ со встроенным каскодом было проведено моделирование схемы после 10 лет старения при подключенном и отключенном состояниях. В подключенном состоянии основные транзисторы ОУ не претерпели значительного старения. В отключенном состоянии у некоторых основных и отключающих транзисторов наблюдалось серьезное старение (табл. 2), в результате чего коэффициент усиления ОУ снизился примерно на 19 дБ.

Таблица 2

Предельные отклонения параметров I_{ct} и $V_{пор}$ транзисторов после 10 лет старения для ОУ со встроенным каскодом

Транзистор	Подключенное состояние		Отключенное состояние	
	$\Delta V_{пор}$ (мВ)	ΔI_{ct} (%)	$\Delta V_{пор}$ (мВ)	ΔI_{ct} (%)
M7, M8	24	3,1	192	19,6
M9	20	2,8	198	20,1
P1, P2, P6	0,1	0,1	252	24,2
P3, P4	0,1	0,1	254	24,3
P5	148	14,2	0,1	0,1

ШШ ОУ. Была спроектирована (рис. 4) и смоделирована одна из известных схем ШШ ОУ, в результате чего удалось обеспечить коэффициент усиления 52,3 дБ. С целью исследования старения проектируемого ШШ ОУ было проведено моделирование схемы после 10 лет старения при подключенном и отключенном состояниях. В подключенном состоянии было обнаружено, что некоторые основные транзисторы ОУ подверглись некоторому старению, но основные параметры ОУ претерпели незначительные изменения (табл. 5). В отключенном состоянии наблюдалось сильное старение у большинства основных и всех отключающих транзисторов (табл. 3), что привело к снижению коэффициента усиления ОУ на 12 дБ.

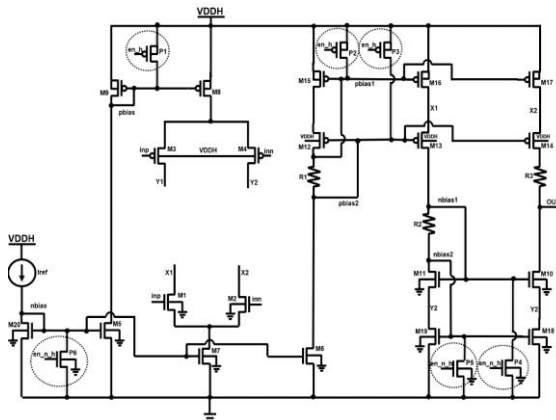


Рис. 5. Схема ШШ ОУ

Таблица 3

Предельные отклонения параметров $I_{ст}$ и $V_{пор}$ транзисторов после 10 лет старения ШШ ОУ

Транзистор	Подключенное состояние		Отключенное состояние	
	$\Delta V_{пор}$ (мВ)	$\Delta I_{ст}$ (%)	$\Delta V_{пор}$ (мВ)	$\Delta I_{ст}$ (%)
M1, M2	119	15,2	26	4,1
M5, M6	25	3,8	178	18,5
M10	109	14,6	0,1	0,1
M13, M14	31	4,5	182	19,3
P1, P2, P3	0,1	0,1	252	22,4
P4, P5, P6	0,1	0,1	252	22,4

Цифровые ИС также играют важную роль в современных сверхбольших интегральных схемах (СБИС), которые составляют большую часть всей ИС. Среди них особое место занимают стандартные ячейки, в которых транзисторы также подвержены явлениям старения. Рассмотрим влияние фазового сдвига между входными сигналами на изменение задержки стандартных ячеек в результате старения. Наблюдение проводилось на одной из самых сложных стандартных ячеек - комплементарном МОП (КМОП) элементе “Исключающее ИЛИ” (рис. 6).

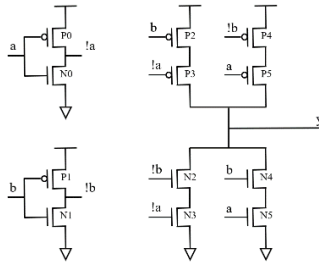


Рис. 6. Схема КМОП элемента “Исключающее ИЛИ”

Для исследования зависимости явления нестабильности температуры смещения (НТС) от фазового сдвига были рассмотрены два случая (рис. 7).

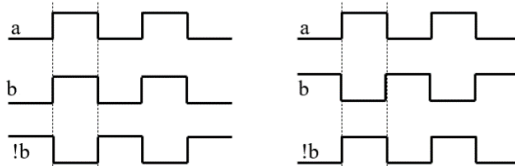


Рис. 7. Изображение зависимости эффекта явления НТС от фазового сдвига входных сигналов

Явление НТС в этом случае будет иметь наибольший эффект, когда фазовое отклонение между входами составляет 180° .

Для исследования зависимости влияния инъекции горячих носителей (ИГН) от фазового сдвига также рассмотрены два случая (рис. 8).

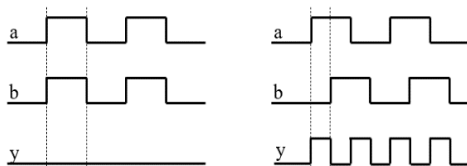


Рис. 8. Изображение зависимости эффекта явления ИГН от фазового сдвига входных сигналов

Явление ИГН будет иметь наибольший эффект, когда разность фаз между входами составляет 90° или 270° .

Для элемента “Исключающее ИЛИ” проведено моделирование схемы после 10 лет старения путем изменения фазового сдвига между входами при 50%-ном рабочем цикле входных сигналов. Результаты наблюдений за изменением задержки проведены в табл. 4.

Таблица 4

Изменение задержки в результате 10 лет старения, в случае различных входных фазовых отклонений элемента “Исключающее ИЛИ” при 50%-ном рабочем цикле

Изменение задержки (пс)	Фазовое отклонение				Минимальная/максимальная разница (%)
	0°	90°	180°	270°	
rise_rise_a	13,54	13,65	13,74	13,72	1,48
rise_fall_a	7,269	6,901	6,006	6,991	21,03
fall_rise_a	5,049	5,219	5,547	5,197	9,86
fall_fall_a	11,98	11,86	11,66	11,97	2,74
rise_rise_b	12,48	13	13,27	13,17	6,33
rise_fall_b	6,664	6,205	6,027	6,15	10,57
fall_rise_b	4,654	5,842	6,315	5,914	35,69
fall_fall_b	12,59	12,6	12,52	12,61	0,72

Таким образом, учитывая области, в которых используются ИС, вышеупомянутые проблемы представляют серьезную угрозу для их надежности. Следовательно, необходимо разработать новые методы, которые позволят снизить или компенсировать отклонения, вызванные изменением эффектов старения.

Во второй главе представлены разработанные методы и даются решения проблем, описанных в первой главе.

Способ компенсации последствий явлений старения ГУН. С целью компенсации снижения выходной частоты ГУН был разработан и реализован метод, в результате которого были добавлены 32 nМОП ключа, управляемых цифровым унитарным кодом, и выполняющих функцию источников токов транзисторы nМОП и pМОП, ток которых передается от источников опорного напряжения с помощью токовых зеркал (рис. 9).

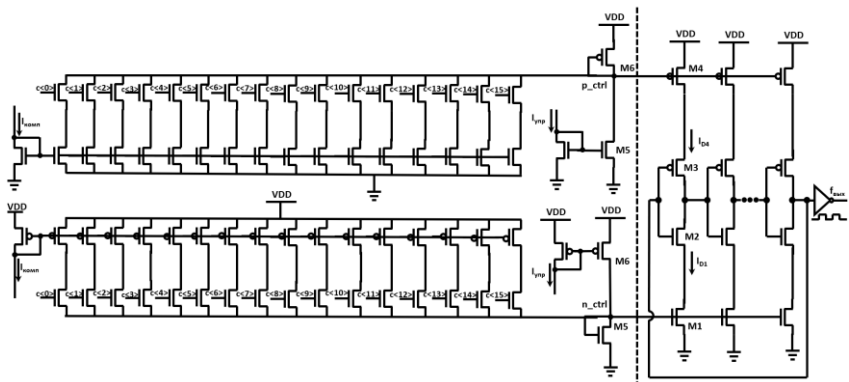


Рис. 9. Схема ГУН после добавления компенсационной схемы

В случае, когда из-за явления старения частота ГУН снижается на 10 МГц, сигнал от регистрирующих схем поступает на компенсирующую схему, и первый ключ схемы открывается, при этом ток, протекающий через эту ветвь, добавляется к общему току, в результате чего частота увеличивается, достигая своего начального значения. В результате дальнейшего снижения частоты остальные ветви открываются один за другим, компенсируя снижение частоты (рис. 10).

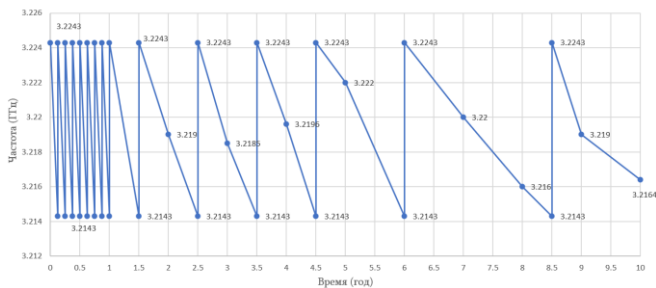


Рис. 10. Зависимость выходной частоты ГУН с компенсационной схемой от времени

Таким образом, предлагаемый способ компенсирует последствия явлений старения в ГУН, обеспечивая уменьшение снижения выходной частоты с 6,5% до 0,31%, за счет увеличения площади поверхности всего на 13,6% и энергопотребления на 15,1%.

Внутрикристаллический метод мониторинга и регистрации явлений старения в ИС. Предложены метод мониторинга и регистрации явлений старения в ИС и на его основе внутрикристаллическая схема (рис. 11), которая будет регистрировать явления старения и в зависимости от этого формировать соответствующий цифровой код с использованием алгоритма цифрового поиска.

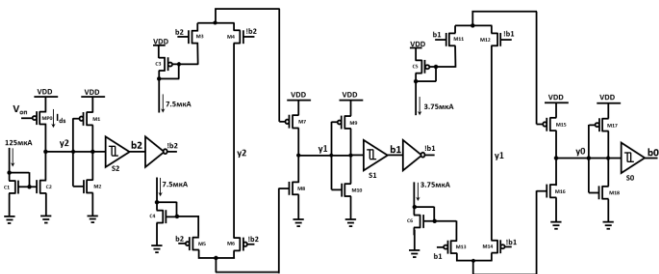


Рис. 11. Предлагаемая схема мониторинга и регистрации старения

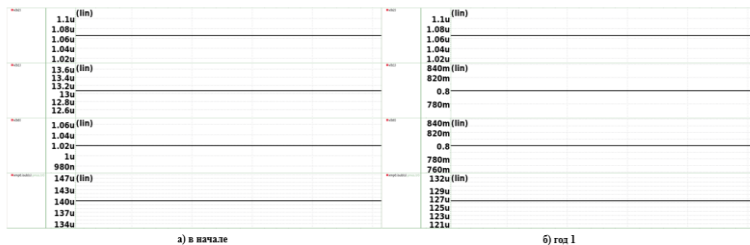
Принцип работы схемы заключается в следующем: сравнивается разность токов в первом каскаде, которая передается на второй каскад, а на выходе триггера Шмидта, подключенного к выходу первого каскада, формируется первый бит кода. Во втором каскаде разность передаваемых токов сравнивается с максимально возможной величиной разности токов на первом каскаде, и уже их разность передается на третий каскад, а на выходе второго каскада формируется второй бит кода. Третий каскад имеет такой же вид, как и второй. Схема формирует соответствующий 3-битный цифровой код для каждого интервала изменения тока (табл. 5).

Таблица 5

Цифровой код для каждого интервала изменения тока

$\Delta I_{оп}$ (мкА)	Цифровой код
0 – 3,75	000
3,75 – 7,5	001
7,5 – 11,25	010
11,25 – 15	011
15 – 18,75	100
18,75 – 22,5	101
22,5 – 26,25	110
26,25 – 30	111

Проведено моделирование схемы в течение 10 лет старения, и наблюдались состояние выходов по годам (рис. 12).



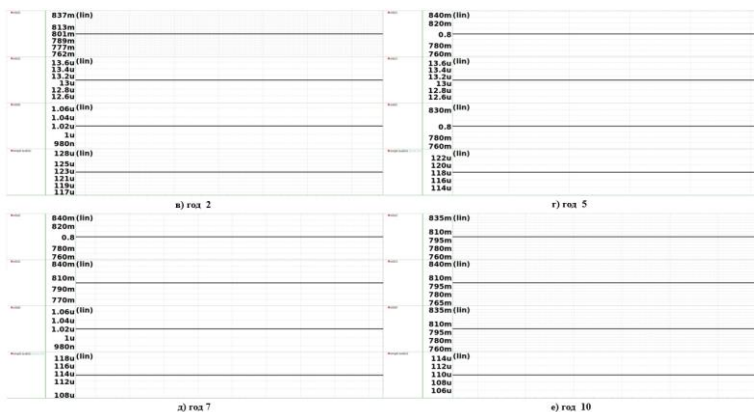


Рис. 12. Результаты разработанной схемы по годам

Таким образом, благодаря своей простой структуре, предложенная схема мониторинга старения легко реализуется в технологии КМОП с использованием только транзисторов МОП. Данная схема, не требуя чрезмерных выводов и тестирований на ИС, приводит к уменьшению площади поверхности, времени тестирования, стоимости ИС и повышению надежности, занимая всего 10 мкм² площади поверхности и потребляя 300 мкА тока.

Способ уменьшения эффектов явления старения в трёх типах ОУ на тонких оксидных транзисторах. Двухкаскадный ОУ. С целью уменьшения влияния явлений старения на двухкаскадный ОУ были внесены следующие изменения (рис. 13):

1. Сигнал отключения разделен для транзисторов пМОП и рМОП. Кроме того, их логические уровни 0 и 1 изменяются с помощью преобразователя уровня напряжения с несколькими выходами (от 0 в vnbias (0,8 В) для пМОП и от vrbias (0,4 В) в VDDH для рМОП).
2. Применен метод каскодирования путем добавления транзисторов D1, D2 и D3.

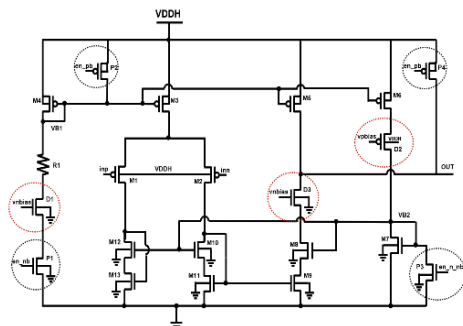


Рис. 13. Схема двухкаскадного ОУ после изменений

После внесенных изменений по результатам моделирования стало ясно, что существенных изменений параметров $V_{пор}$ и $I_{ст}$ нет ни в подключенном состоянии, ни в отключенном, в результате чего коэффициент усиления не изменился.

ОУ со встроенным каскодом. С целью уменьшения влияния явлений старения ОУ со встроенным каскодом были внесены следующие изменения (рис. 14):

1. Сигнал отключения разделен для транзисторов nМОП и pМОП. Кроме того, их логические уровни 0 и 1 изменяются с помощью преобразователя уровня напряжения с несколькими выходами (от 0 в v_{nbias} (0,8 В) для nМОП и от v_{pbias} (0,4 В) в VDDH для pМОП).
2. Использован метод каскодирования путем добавления транзистора D1.
3. Добавлены транзисторы D2, D3 и D4 для подключения плавающей сети схемы в отключенном состоянии к v_{nbias} .
4. Транзистор nМОП P4 заменен транзистором pМОП, а исток подключен к v_{nbias} вместо gnd.

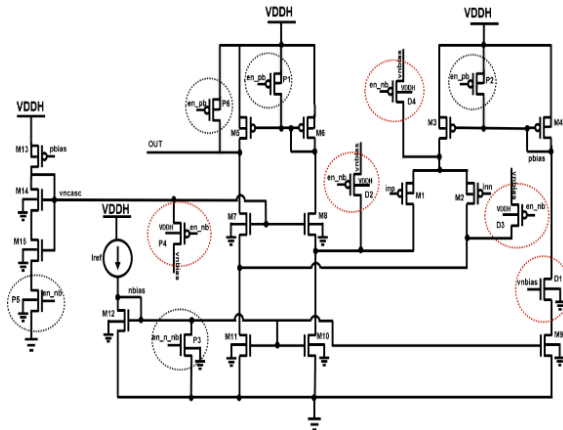


Рис. 14. Схема ОУ со встроенным каскодом после изменений

После внесенных изменений по результатам моделирования стало ясно, что существенных изменений параметров $V_{пор}$ и $I_{ст}$ нет ни в подключенном состоянии, ни в отключенном, в результате чего коэффициент усиления не изменился.

ШШ ОУ. С целью уменьшения влияния явлений старения в ШШ ОУ были внесены следующие изменения (рис. 15):

1. Сигнал отключения разделен для транзисторов nМОП и pМОП. Кроме того, их логические уровни 0 и 1 изменяются с помощью преобразователя уровня напряжения с несколькими выходами (от 0 в v_{nbias} (0,8 В) для nМОП и от v_{pbias} (0,4 В) в VDDH для pМОП).
2. Использован метод каскодирования путем добавления транзисторов D1, D2, D3, D4, D5 и D6.
3. Добавлен переключатель T1 для отделения проводов $pbias1$ и $pbias2$ друг от друга, когда схема отключена.

- Транзистор P3 pМОП заменен транзистором nМОП, а исток подключен к vnbias вместо VDDH.
- Добавлены транзисторы P7 и P8 для подключения проводов x1 и x2 к vrbias соответственно в отключенном состоянии схемы.

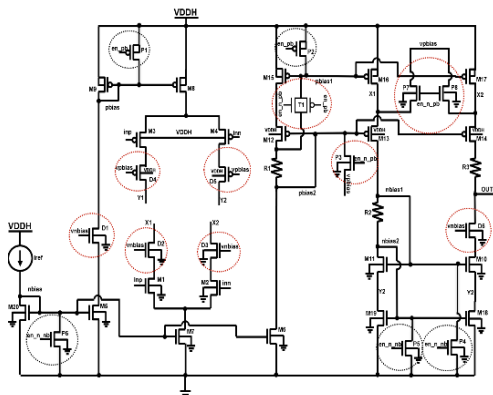


Рис. 15. Схема ШШ ОУ после изменений

После внесенных изменений по результатам моделирования стало ясно, что существенных изменений параметров $V_{пор}$ и $I_{ст}$ нет ни в подключенном состоянии, ни в отключенном, в результате чего коэффициент усиления не изменился.

Суммируя результаты трех наблюдаемых ОУ, становится ясно, что после внесенных изменений удалось уменьшить влияние явлений старения на параметры ОУ (табл. 6).

Таблица 6

Сравнение параметров ОУ до и после изменений после 10 лет старения

Параметр	Двухкаскадный ОУ		ОУ со встроенным каскодом		ШШ ОУ	
	до	после	до	после	до	после
КУ (дБ)	40,2	54,2	66,2	85,2	40,1	52,3
$\Delta V_{пор}$ (мВ)	198	18	254	22	252	28
$\Delta I_{ст}$ (%)	21,6	1,7	24,3	2,9	22,4	3,9

Таким образом, в результате использования метода удалось нейтрализовать уменьшение коэффициентов усиления 25,8% двухкаскадного ОУ, 22,3% встроенного каскодного ОУ и 23,3% ШШ ОУ за счет увеличения площадей на 3,2%, 4,8% и 7,1% соответственно.

Метод повышения точности проектирования цифровых стандартных библиотек ячеек с учетом явлений старения. Для повышения точности влияния явления старения на библиотеки стандартных ячеек при их проектировании предлагается учитывать возможные фазовые сдвиги входных сигналов. Для элемента “Исключающее ИЛИ” проводилось моделирование для комбинаций рабочего цикла входного сигнала NU3 (0,1, 0,5, 0,9), варьирования фазового сдвига

между входами со старением схемы после 10 лет, и наблюдения наилучшего, наилучшего и среднего влияния на изменения задержки в трех основных случаях процесс-напряжение-температура (ПНТ) (табл. 7).

Таблица 7

Сравнение предлагаемых и существующих способов элемента “Исключающее ИЛИ” в трех разных случаях ПНТ

ПНТ	Изменение задержки распространение (пс)				Ошибка текущего метода (%)		
	Текущий метод	Предлагаемый метод			Лучший случай	Худший случай	Средний случай
		Лучший случай	Худший случай	Средний случай			
ff	18,4	16,5	22,9	19,2	11,5	24,5	4,4
tt	16,1	15,6	17,1	16,3	3,2	6,2	1,2
ss	17,6	17,4	17,9	17,7	1,2	1,7	0,6

Таким образом, в результате использования данного способа, с учетом возможных фазовых отклонений между входными сигналами ячеек, можно получить увеличение точности до 24,5% за счет увеличения времени моделирования в 2...3 раза.

В третьей главе представлено разработанное программно-инструментальное средство “АМСМТ”, которое позволяет исключить человеческий фактор и сократить время проектирования благодаря удобному интерфейсу, простому вводу данных, быстрому просмотру файлов и ошибок симуляции.

В первое окно необходимо ввести условия работы схемы: максимальные, минимальные и типовые значения температуры и питающих напряжений, а также технологический процесс (рис. 16).

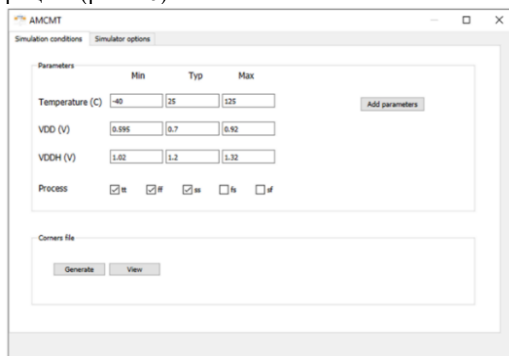


Рис. 16. Окно ввода условий работы

Далее открывается новое окно, состоящее из четырёх подокон: ГУН, ОУ, схема мониторинга и стандартных ячеек. Программное обеспечение (ПО) позволяет

просматривать профили сигналов, информацию о старении, схемы и другие необходимые файлы (рис. 17).

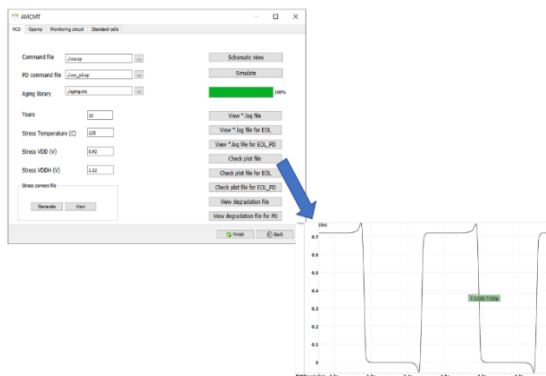


Рис. 17. Возможность просмотра полученных результатов

С помощью программного инструмента AMCMT были спроектированы и протестированы схемы ГУН, двухкаскадные, со встроенным каскодом и ШШ ОУ, стандартные ячейки и схема мониторинга старения. Полученные данные сравнивались с результатами, представленными в предыдущей главе (табл. 8-10).

Таблица 8

Оценка эффективности проектирования ГУН с помощью программного средства

Схема	Частота (ГГц)	Частота после старения (ГГц)
Существующая	3,2243	3,012
С помощью предлагаемого метода	3,2243	3,2143
Разработанная с помощью ПО	3,2243	3,2143

Таблица 9

Оценка эффективности проектирования элементов “Исключающее ИЛИ” с помощью программного средства

Схема	Изменение задержки распространения (пс)
Существующая	18,4
С помощью предлагаемого метода	22,9
Разработанная с помощью ПО	22,9

Таблица 10

Оценка эффективности проектирования ОУ после 10 лет старения с помощью программного средства

Схема	Двухкаскадный ОУ			ОУ со встроенным каскодом			ШШ ОУ		
	КУ (дБ)	$\Delta V_{\text{пор}}$ (мВ)	$\Delta I_{\text{ст}}$ (%)	КУ (дБ)	$\Delta V_{\text{пор}}$ (мВ)	$\Delta I_{\text{ст}}$ (%)	КУ (дБ)	$\Delta V_{\text{пор}}$ (мВ)	$\Delta I_{\text{ст}}$ (%)
Существующая	40,2	198	21,6	66,2	254	24,3	40,1	252	22,4
С помощью предлагаемого метода	54,2	18	1,7	85,2	22	2,9	52,3	28	3,9
Разработанная с помощью ПО	54,2	18	1,7	85,2	22	2,9	52,3	28	3,9

Таким образом, сравнительные результаты доказывают эффективность предложенных методов и программного обеспечения АМКМТ. Не теряя в точности, программное обеспечение позволяет сократить время на проектирование и проверку в 2...3 раза, а также максимально исключает человеческий фактор. Следовательно, можно утверждать, что программный инструмент позволяет использовать его в процессах проектирования ИС и применения предлагаемых инструментов.

ОСНОВНЫЕ ВЫВОДЫ ПО ДИССЕРТАЦИОННОЙ РАБОТЕ

1. Предложены подходы к снижению эффектов явлений старения в ИС, обеспечивающие необходимые условия работы за счет увеличения энергопотребления, занимаемой площади и продолжительности моделирования в допустимых пределах.
2. Разработан способ компенсации последствий явлений старения в ГУН, в результате чего благодаря добавлению схемы, управляемой цифровым унитарным кодом, удалось уменьшить снижение частоты выходного

- сигнала с 6,5% на 0,31% за счет увеличения площади схемы на 13,6% и энергопотребления на 15,1%. [3]
3. Создан метод мониторинга и регистрации явлений старения в ИС, благодаря которому становится возможным регистрировать явления старения путем получения на выходе схемы цифрового кода, используемого в компенсационных схемах. Способ был реализован только на транзисторах типа МОП и, не требуя дополнительных выводов и тестирований на ИС, приводит к уменьшению площади поверхности, времени тестирований, стоимости ИС и повышению надежности, занимая всего 10 мкм² площади поверхности и потребляя 300 мкА тока. [6]
 4. Разработан способ уменьшения эффектов явления старения в схемах трёх типов: двухкаскадной, со встроенным каскодом и ШШ ОУ, с использованием только тонких оксидных транзисторов. В последнем случае за счет добавления каскодных транзисторов и цифровых ключей, а также изменения амплитуды отклоненного сигнала, защищающего транзисторы от стресса, удалось нейтрализовать уменьшение коэффициентов усиления 25,8% двухкаскадного ОУ, 22,3% встроенного каскодного ОУ и 23,3% ШШ ОУ за счет увеличения площадей на 3,2%, 4,8% и 7,1% соответственно. [2,4,5]
 5. Предложен метод повышения точности проектирования цифровых стандартных библиотек ячеек с учетом явлений старения, благодаря которому с учетом возможных фазовых отклонений между входными сигналами ячеек можно получить увеличение точности проектирования до 24,5% за счет увеличения времени моделирования в 2...3 раза. [1]
 6. Разработанные в диссертации средства проектирования ИС с учетом явлений старения были реализованы в программе "АМСМТ", которая была внедрена в ЗАО "СИНОПСИС АРМЕНИЯ" и позволила сократить время проектирования и проверки схем в 2...3 раза. Реализация предложенных методов с использованием программного средства "АМСМТ" позволила снизить износ параметров ИС из-за явлений старения в среднем на 6,19...25,8% за счет увеличения площади, занимаемой на полупроводниковом кристалле, на 3,2...13,6%.

Основные результаты диссертации опубликованы в следующих работах:

1. Accuracy Increasing Approach in Aging-Aware Standard Cell Libraries / **V.Sh. Melikyan, O.H. Petrosyan, Z.M. Avetisyan, S.A. Ghukasyan, H.V. Vardanyan, R.H. Musayelyan, K.T. Hakobyan** // 2019 IEEE 39th International Conference on Electronics and Nanotechnology (ELNANO). - Kyiv, Ukraine, 2019. - P. 292-295, doi: 10.1109/ELNANO.2019.8783524.
2. **Kostanyan H.T., Harutyunyan S.S., Voskanyan G.A., Ghukasyan S.A.** Transistor aging minimization method for multi output level converter design // Вестник Российско-Армянского университета: Физико-математические и естественные науки. – Ереван, 2022. - № 1. - С. 87-98.
3. **Ghukasyan S.A.** Aging Compensation Method For Voltage Controlled Oscillator // 2022 International Conference on Electrical, Computer and Energy Technologies

(ICECET). - Prague, Czech Republic, 2022. - P. 1-5, doi: 10.1109/ICECET55527.2022.9872878.

4. The Aging Influence Minimization Method For Operational Amplifiers With Thin Oxide Transistors / **V.Sh. Melikyan, S.A. Ghukasyan, S.S. Harutyunyan, H.T. Kostanyan, G.A. Voskanyan** // Proceedings of the Republic of Armenia National Academy of Sciences and National Polytechnic University of Armenia. Series of Technical Sciences: ISSN:0002-306X. – 2022. – Vol. 75, № 4. – P. 527-538, doi: 10.53297/0002306X-2022.v75.4-527.
5. A Method For Minimizing Aging Influence On Rail-To-Rail Operational Amplifier With Thin Oxide Transistors/ **V.Sh. Melikyan, S.A. Ghukasyan, S.S. Harutyunyan, G.A. Voskanyan, N.A. Asatryan** // Proc. Univ. Electronics. – 2023. - Vol. 28, № 3. - P. 351-359, [https://doi.org/ 10.24151/1561-5405-2023-28-3-351-359](https://doi.org/10.24151/1561-5405-2023-28-3-351-359). – EDN: UDMQWS.
6. **Ghukasyan S.A.** A Novel Aging Monitoring Circuit // Proceedings of the Republic of Armenia National Academy of Sciences and National Polytechnic University of Armenia. Series of Technical Sciences: ISSN:0002-306X. – 2023. – Vol. 76, № 1. – P. 58-66, doi: 10.53297/0002306X-2023.v76.1-58.

ԱՄՓՈՓԱԳԻՐ

Ժամանակակից ինտեգրալ սխեմաները անբաժանելի մասն են այնպիսի ոլորտներում ինչպիսիք են ինքնավար երթևեկող մեքենաները, բժշկությունը, դուրակիր սարքավորումները, ռազմական ոլորտը և այլն: Բարձր արագագործության, կիսահաղորդչային բյուրեղի վրա զբաղեցրած փոքր մակերեսի և ցածր էներգասպառման պահանջներին բավարարելու նպատակով, կիսահաղորդչային տեխնոլոգիաները շարունակաբար մասշտաբավորվում են, որի արդյունքում տրանզիստորի չափերը հասել են մինչև 3 նմ-ի, իսկ սնման լարումները փոքրացել են՝ հասնելով մինչև 600 մՎ-ի: Վերջինիս արդյունքում ի հայտ են գալիս նոր երևույթներ, որոնց ազդեցությունները սխեմաների վրա զգալի պարամետրական փոփոխություններ են առաջացնում, ինչպես նաև մեծանում են նախկինում անտեսված որոշ երևույթների ազդեցությունները՝ հանգեցնելով սխեմաների հուսալիության վատթարացմանը: Նշված երևույթներից բացի արդի որոշ տեխնոլոգիաներում կիսահաղորդիչներ արտադրող որոշ գործարաններ չեն կարողանում փականի հաստ օքսիդի շերտով տրանզիստորներ արտադրել, ինչը նույնպես առաջացնում է հուսալիության հետ կապված խնդիրներ:

Ինտեգրալ սխեմաների հուսալիության վրա ազդող ամենակարևոր գործոններից մեկը ծերացման երևույթն է, որի հետևանքով սխեմաների պարամետրերը ժամանակի ընթացում վատթարանում են և կարող են նույնիսկ հանգեցնել սխեմայի շարքից դուրս գալուն: Ուստի, անհրաժեշտ է ակնկալվող խնդիրները բացահայտել նախագծման փուլում՝ անհրաժեշտ ստուգումների շնորհիվ, և կիրառել կանխարգելիչ միջոցներ:

Նշված հիմնահարցերի և մարտահրավերների լուծման նպատակով ինտեգրալ սխեմաների նախագծման ոլորտի առաջատար ընկերությունները փորձել են մշակել որոշ մեթոդներ, որոնց շնորհիվ հնարավոր կլինի նվազեցնել ծերացման երևույթների ազդեցությունները: Սակայն առկա լուծումները ոչ բոլոր դեպքերում են բավարարում արդի պահանջներին, ուստի դրանց լուծման համար պահանջվում են նոր մոտեցումներ:

Ատենախոսությունը նվիրված է ծերացման երևույթների հաշվառմամբ՝ ժամանակակից ինտեգրալ սխեմաների նախագծման արդի հիմնահարցերի լուծմանը:

Առաջարկվել են ինտեգրալ սխեմաներում ծերացման երևույթների ազդեցությունների նվազեցման մոտեցումներ, որոնք թույլատրելի սահմաններում էներգասպառման, զբաղեցրած մակերեսի և մոդելավորումների տևողության մեծացման հաշվին ապահովում են անհրաժեշտ աշխատանքային պայմաններ:

Մշակվել է լարմամբ դեկավարվող գեներատորներում ծերացման երևույթների ազդեցության հետևանքների փոխհատուցման եղանակ, որի

արդյունքում, թվային ունիտար կողով ղեկավարմամբ սխեմայի ավելացման շնորհիվ, հնարավոր է եղել ելքային ազդանշանի հաճախության 6,5% նվազումը փոքրացնել՝ հասցնելով 0,31%-ի՝ 13,6% մակերեսի և 15,1% էներգասպառման աճի հաշվին:

Ստեղծվել է ինտեգրալ սխեմաներում ծերացման երևույթների մշտադիտարկման և գրանցման մեթոդ, որի շնորհիվ հնարավոր է գրանցել ծերացման երևույթները՝ սխեմայի ելքում ստանալով թվային կոդ և այն օգտագործել փոխհատուցող սխեմաներում: Եղանակը իրականացվել է միայն մետաղ-օքսիդ-կիսահաղորդիչ տրանզիստորներով, և ինտեգրալ սխեմայի վրա ավելորդ էլուստներ և թեստավորում չպահանջելու արդյունքում՝ հանգեցնում է մակերեսի, թեստավորման ժամանակի, ինտեգրալ սխեմաների արժեքի նվազման և հուսալիության բարձրացման՝ զբաղեցնելով ընդամենը 10 մկմ² մակերես և սպառելով 300 մկԱ հոսանք:

Նախագծվել է միայն փականի բարակ օքսիդի շերտով տրանզիստորներով երեք տեսակ՝ երկկասկադ, ներդրված կասկոդ և դողից-դող օպերացիոն ուժեղարարներում ծերացման երևույթների ազդեցության նվազեցման եղանակ: Վերջինիս դեպքում, կասկոդ տրանզիստորների և թվային բանալիների ավելացմամբ, ինչպես նաև անջատող ազդանշանի ամպլիտուդի փոփոխության միջոցով՝ տրանզիստորներին սթրեսային իրավիճակներից պաշտպանելով՝ հնարավոր է եղել չեզոքացնել երկկասկադ օպերացիոն ուժեղարարի 25,8%, ներդրված կասկոդ օպերացիոն ուժեղարարի 22,3% և դողից-դող օպերացիոն ուժեղարարի 23,3% ուժեղացման գործակիցների նվազումը՝ մակերեսների համապատասխանաբար 3,2%, 4,8% և 7,1% մեծացումների հաշվին:

Առաջարկվել է ծերացման երևույթները հաշվի առնող թվային ստանդարտ բջիջների գրադարանների նախագծման ճշտության բարձրացման մեթոդ, որի դեպքում, բջիջների մուտքային ազդանշանների միջև հնարավոր փոփոխության շեղվածությունները հաշվի առնելով, հնարավոր է ստանալ մինչև 24,5% նախագծման ճշտության բարձրացում՝ մոդելավորման տևողության 2-3 անգամ մեծացման հաշվին:

Ստենախոսությունում մշակված ծերացման երևույթների հաշվառմամբ՝ ինտեգրալ սխեմաների նախագծման միջոցներն իրագործվել են “Aging Monitoring Compensating and Minimization Tool” (AMCMT) ծրագրային միջոցում, որը ներդրվել է «ՄԻՆՈՓՄԻՍ ԱՐՄԵՆԻԱ» ՓԲԸ-ում և թույլ է տվել կրճատել սխեմաների նախագծման և ստուգումների ժամանակը 2-3 անգամ: Առաջարկված մեթոդների իրագործումը՝ “AMCMT” ծրագրային գործիքի միջոցով, թույլ է տվել միջին չափով 6,19-25,8%-ով նվազեցնել ծերացման երևույթների պատճառով ինտեգրալ սխեմաների պարամետրերի վատթարացումը՝ կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի 3,2-13,6% մեծացման հաշվին:

DEVELOPMENT OF INTEGRATED CIRCUITS DESIGN TOOLS BY TAKING INTO ACCOUNT AGING PHENOMENA

SUMMARY

Modern integrated circuits are an integral part of such fields as self-driving cars, medicine, portable equipment, military, etc. In order to meet the demands of high speed, small area and low power consumption, semiconductor technologies have been continuously scaled, resulting in decrease of transistor sizes down to 3 nm and supply voltages down to 600 mV. As a result, new phenomena appear, the effects of which cause significant parametric changes on the circuits, as well as the effects of some previously ignored phenomena increase, leading to the worsening of the reliability of the circuits. Additionally, in some modern technologies, semiconductor manufacturing companies are unable to produce transistors with a thick gate oxide, which also causes reliability problems.

One of the most important factors affecting the reliability of integrated circuits is the phenomenon of aging, as a result of which the parameters of the circuits worsen over time and may even lead to the failure of the circuit. Therefore, it is necessary to identify the expected problems at the design stage, with the help of the necessary inspections, and apply preventive measures.

In order to solve these problems and challenges, leading companies in the field of integrated circuit design have tried to develop some methods, thanks to which it will be possible to reduce the effects of aging phenomena. However, the existing solutions do not meet the modern requirements in all cases, so new approaches are required to solve them.

The dissertation is dedicated to the solution of the current problems of designing modern integrated circuits by taking into account aging phenomena.

Approaches to reduce the effects of aging phenomena in integrated circuits have been proposed, which provide the necessary working conditions with an increase in power consumption, occupied area and duration of simulations within the permissible limits.

A method of compensating the effects of aging phenomena in voltage-controlled generators was developed, as a result of which, due to the circuit controlled by a digital unitary code, it was possible to reduce the 6.5% decrease in the frequency of the output signal to 0.31%, due to the increase of the area by 13.6% and the energy consumption by 15.1%.

A method for monitoring and detecting aging phenomena in integrated circuits has been created, which makes it possible to detect aging phenomena by obtaining a digital code at the output of the circuit and use it in compensating circuits. The method

was implemented only with metal-oxide-semiconductor transistors, and by not requiring additional input/output pins and testing on the chip, it leads to a reduction in area, testing time, cost of integrated circuits and increased reliability, occupying only 10 um^2 of surface area and consuming 300 μA current.

A method to reduce the effect of aging phenomena in three types of operational amplifiers: two-stage, folded-cascode and rail-to-rail, was designed, using only thin gate oxide transistors. In this case, by adding cascode transistors and digital switches, as well as by changing the amplitude of the power down signal, protecting the transistors from stress, it was possible to neutralize amplification factor decrease by 25.8% of the two-stage operational amplifier, 22.3% of the folded-cascode operational amplifier and 23.3% of the rail-to-rail operational amplifier, with the increase up to 3.2%, 4.8% and 7.1% in area, respectively.

A method of increasing design accuracy of the aging-aware standard cell libraries was proposed, in which case, by taking into account the possible phase shifts between the input signals of the cells, it is possible to obtain an increase design accuracy up to 24.5% at the expense of increasing the simulation time by 2-3 times.

The means of designing integrated circuits considering the aging phenomena that have been developed in the dissertation were implemented in the "Aging Monitoring Compensating and Minimization Tool" (AMCMT) software tool, which was implemented in "SYNOPSIS ARMENIA" CJSC and allowed to reduce the circuit design and verification time by 2-3 times. The implementation of the proposed methods, using the "AMCMT" software tool, allowed to reduce the worsening of integrated circuit parameters due to aging phenomena by 6.19-25.8% on average, with up to 3.2-13.6% increase in the area occupied on the semiconductor crystal.

